

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PAT-NO: JP401094641A

DOCUMENT-IDENTIFIER: JP 01094641 A

TITLE: SEMICONDUCTOR DEVICE

PUBN-DATE: April 13, 1989

INVENTOR-INFORMATION:

NAME

KIKKAI, AKIRA

ASSIGNEE-INFORMATION:

NAME

NEC CORP

COUNTRY

N/A

APPL-NO: JP62252065

APPL-DATE: October 5, 1987

INT-CL (IPC): H01L021/92

US-CL-CURRENT: 257/737

ABSTRACT:

PURPOSE: To disperse stress applied to a semiconductor substrate and an insulating film for decreasing cracks in the semiconductor substrate and the insulating film and to obtain a highly reliable semiconductor device, by forming a third metallic film on a pad electrode so as to cover the region over the pad electrode through first and second metallic films, and forming a bump on the third metallic film.

CONSTITUTION: A semiconductor device of the invention comprises a pad electrode 2 formed on a semiconductor substrate 1, an insulating film 3 formed on the pad electrode 2 and having an aperture 8 at the center thereof, first and second metallic films 4 and 5 formed sequentially on the insulating film 3 including the aperture 8, a third metallic film 7 formed on the second metallic film 5 at least on a region located over the pad electrode 2, and a bump 9 formed on the third metallic film 7. According to an embodiment, the first metallic film 4 is formed of Ti-Cr serving as a barrier metal and a plating electrode while the second metallic film 5 is formed of Cu, and the third metallic film of Cu is formed thereon by electrolytic plating to a

thickness of
about $2 \sim 5 \mu\text{m}$. Further, the bump 9 of Cu is formed thereon
by electrolytic
plating and the surface thereof is plated with an Au film 10.

COPYRIGHT: (C)1989,JPO&Japio

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平1-94641

⑬ Int. Cl.⁴

識別記号

庁内整理番号

⑭ 公開 平成1年(1989)4月13日

H 01 L 21/92

C-6708-5F

審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 半導体装置

⑯ 特 願 昭62-252065

⑰ 出 願 昭62(1987)10月5日

⑱ 発 明 者 吉 開 明 東京都港区芝5丁目33番1号 日本電気株式会社内
⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号
⑳ 代 理 人 弁理士 内 原 晋

明 細 書

〔従来の技術〕

従来この種の半導体装置は第3図に示すように、半導体素子が形成された半導体基板1上に外部とのコンタクトを得るためのパッド電極2を形成し、その上部の絶縁膜3を開口し、次に第1、第2の金属膜4、5として例えばTi-CrとCu等をスパッタ法等により被着し、次にホトレジストにより第1、第2の金属膜4、5上に、前記絶縁膜開口部より広く絶縁膜の一部及びパッド部を含む範囲に選択的にパンプ9AをAu、Cu等のめっきにより形成し、さらに場合によってパンプ表面にAu膜10等を形成した後、パンプ上部と同程度の幅を有するリード11Aをボンディングした構造となっていた。

〔発明が解決しようとする問題点〕

上述したパンプ構造を有する従来の半導体装置においては、ボンディング時の熱と圧力によって半導体基板1に応力が加わるが、特にパンプ9A底部の辺部20に応力が集中するため半導体基板1にクラックが生じてパンプ9Aの強度が弱くな

1 発明の名称

半導体装置

2 特許請求の範囲

半導体基板上に形成されたパッド電極と、該パッド電極上に形成されパッド電極の中心部に開口部を有する絶縁膜と、前記開口部を含む絶縁膜上に順次形成された第1及び第2の金属膜と、前記第2の金属膜上に形成され少くとも前記パッド電極上部を覆う第3の金属膜と、前記第3の金属膜上に形成されたパンプとを含むことを特徴とする半導体装置。

3 発明の詳細な説明

(産業上の利用分野)

本発明は半導体装置に関し、特にフィルムキャリア実装方式に用いられる半導体装置の電極構造に関する。

る。さらにパンプ底部端が絶縁膜3上にあるため、絶縁膜3にもクラックが入り、パンプ強度を弱くすると共に耐湿性が非常に悪くなる。

またリード11Aがパンプ9A上部と同程度の幅を有しているため上記と同様の理由によりパンプ辺部20に応力が集中しやすく、上記2つの効果を助長するため半導体装置の信頼性を著しく悪くするという欠点があった。

本発明の目的は、半導体基板及び絶縁膜にかかる応力を分散して半導体基板及び絶縁膜に発生するクラックを低減させ、信頼性の高い半導体装置を提供することにある。

〔問題点を解決するための手段〕

本発明の半導体装置は、半導体基板上に形成されたパッド電極と、該パッド電極上に形成されたパッド電極の中心部上に開口部を有する絶縁膜と、前記開口部を含む絶縁膜上に順次形成された第1及び第2の金属膜と、前記第2の金属膜上に形成され少くとも前記パッド電極上部を覆う第3の金属膜と、前記第3の金属膜上に形成されたパンプ

厚さにスパッタ法により形成し、バリアメタル及びめっき電極とする。次で第2の金属膜5上にホトレジスト膜6を形成したのちホトレジスト膜6のパッド電極2上方に絶縁膜の開口部8より大きく、さらにパッド電極2より大きい開口部13を形成し第2の金属膜5を露出させる。

次に第2図(c)に示すように、露出した第2の金属膜5上に電解めっきによりCuからなる第3の金属膜7を2～5μm程度の厚さに形成したのちホトレジスト膜6を除去する。

次に第2図(d)に示すように再度ホトレジスト膜6Aを形成したのち、第3の金属膜7⁷上に絶縁膜の開口部8より内側に絶縁膜の開口部8より小さな開口部14を形成し第3の金属膜7を露出させる。次に電解めっき法によりCuからなるパンプ9を形成する。さらにパンプの材質が硬い金属の場合、パンプ9の表面にAu膜10をめっきにより形成する。

次に第2図(e)に示すようにホトレジスト膜6Aを除去後、第2の金属膜5及び第1の金属膜4を

とを含んで構成される。

〔実施例〕

次に本発明について図面を参照して説明する。

第1図(a)、(b)は本発明の一実施例の平面図及びA-A'線断面図、第2図(a)～(e)は本発明の一実施例の製造方法を説明するための工程順に示した半導体チップの断面図である。以下製造工程に従って説明する。

まず第2図(a)に示すように、半導体素子を形成した半導体基板1上にアルミニウム層を蒸着法又はスパッタ法により1μm程度形成したのちパターニングし半導体素子に接続するためのパッド電極2を形成する。次でパッド電極2を含む全面にCVD法による酸化膜又は窒化膜からなる絶縁膜3を形成する。次にホトリソグラフィにより選択的に絶縁膜3をエッチングし、パッド電極2の中心部上に開口部8を形成する。

次に第2図(b)に示すように、パッド電極2を含む半導体基板全面にTi-Crからなる第1の金属膜4、Cuからなる第2の金属膜5を1000Å程度の

第3の金属膜7をマスクとしてエッチングし除去する。

その後パンプ上部の平坦部12より狭い幅のリード11をボンディングすることによって第1図(a)、(b)に示したパンプ構造を有する半導体装置を完成させる。

このように構成された本実施例においては、第3の金属膜がパッド電極2の上部全体を覆っているため、ボンディングによる応力は分散される。従って半導体基板1や絶縁膜3にクラックが発生するのが低減される。更にリード11の幅をパンプ上部の平坦部12の幅より狭くすることにより、パンプ辺部におけるクラックの発生をより抑制できる。

尚、上記実施例においては、第3の金属膜及びパンプにCuを用い、パンプ表面にAu膜を形成した場合について説明したがこれに限定されるものではなく、金属膜の材質は全て同一のものでなくても違ったものでもよいことは言うまでもない。さらにリードの構造、材質についても同様に異なった

ものでもよい。

〔発明の効果〕

以上説明したように本発明は、周辺部を絶縁膜で覆われたパッド電極上に第1及び第2の金属膜を介してパッド電極上部を覆う第3の金属膜を形成し、この第3の金属膜上にパンプを形成することにより、ボンディング時の熱及び圧力による半導体基板及び絶縁膜に加わる応力を分散することができるため、半導体基板及び絶縁膜に発生するクラックが低減されるため、信頼性の高い半導体装置が得られる。

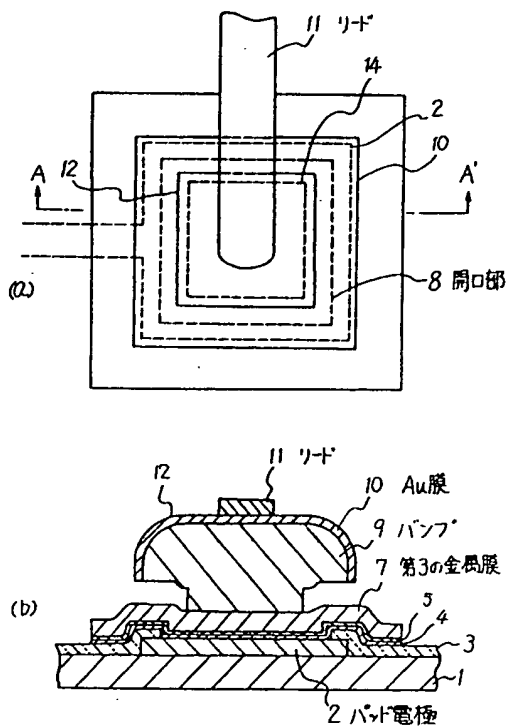
4. 図面の簡単な説明

第1図(a)、(b)は本発明の一実施例の平面図及びA-A'線断面図、第2図(a)～(e)は本発明の一実施例の製造方法を説明するための工程順に示した半導体チップの断面図、第3図は従来の半導体装置の一例の断面図である。

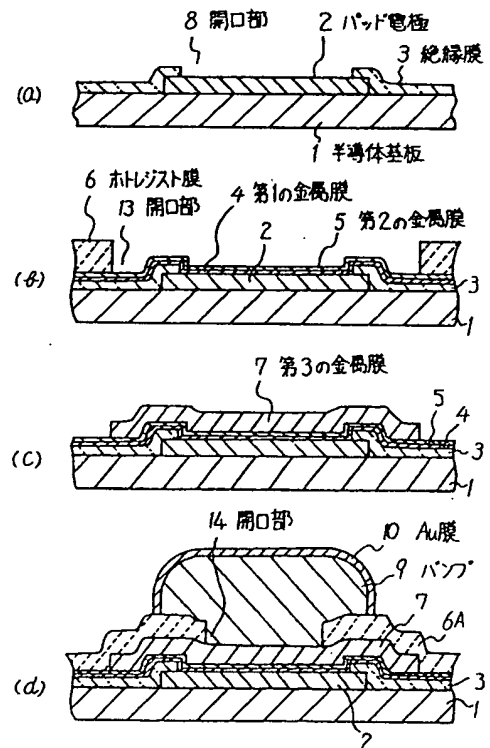
1……半導体基板、2……パッド電極、3……絶縁膜、4……第1の金属膜、5……第2の金属

膜、6、6A……ホトレジスト膜、7……第3の金属膜、8……開口部、9、9A……パンプ、10……Au膜、11、11A……リード、12……平坦部、13、14……開口部、20……パンプ辺部。

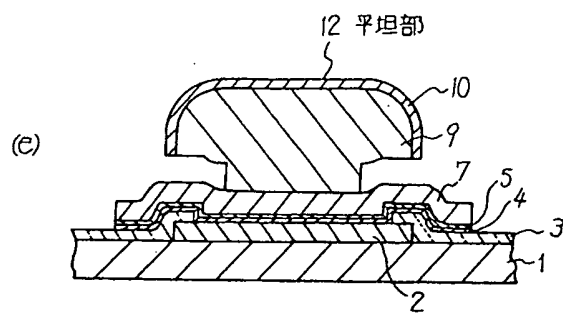
代理人 弁理士 内 原 晋



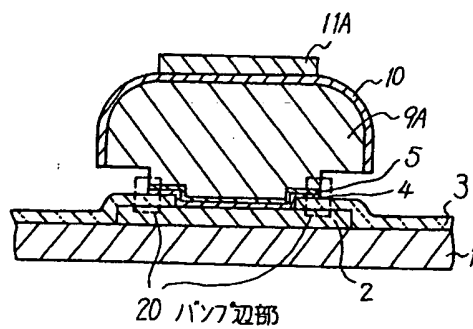
第1図



第2図



第2図



第3図